

日本国特許庁
JAPAN PATENT OFFICE

#4
H2101

JC997 U.S. PTO
09/941180
08/27/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 9月 7日

出願番号

Application Number:

特願2000-271323

出願人

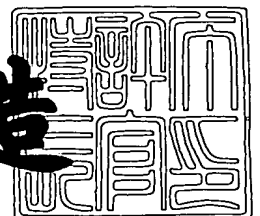
Applicant(s):

株式会社村田製作所

2001年 6月18日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3056889

【書類名】 特許願

【整理番号】 100126

【提出日】 平成12年 9月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 3/46

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 原田 英幸

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 砂原 博文

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 鷹木 洋

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号 株式会社村田製作所内

 【氏名】 坂部 行雄

【特許出願人】

 【識別番号】 000006231

 【氏名又は名称】 株式会社村田製作所

 【代表者】 村田 泰隆

【代理人】

 【識別番号】 100085143

 【弁理士】

 【氏名又は名称】 小柴 雅昭

【電話番号】 06-6779-1498

【手数料の表示】

【予納台帳番号】 040970

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 多層セラミック基板およびその製造方法

【特許請求の範囲】

【請求項 1】 第 1 のセラミック機能材料を焼成して得られるプレート状の焼結体プレートを用意する工程と、

前記第 1 のセラミック機能材料とは異なる第 2 のセラミック機能材料を含み、かつ積層された、複数の基体用グリーン層と、前記基体用グリーン層の特定のものの主面に接するように配置され、かつ前記第 2 のセラミック機能材料の焼結温度では焼結しない難焼結性材料を含む、拘束層と、前記基体用グリーン層に関連して設けられる、配線導体と、前記基体用グリーン層の主面に沿って延びるように配置される前記焼結体プレートとを備える、未焼結複合積層体を作製する工程と、

前記未焼結複合積層体を、前記第 2 のセラミック機能材料が焼結する温度条件下で焼成する工程とを備える、多層セラミック基板の製造方法。

【請求項 2】 前記焼結体プレートは、前記基体用グリーン層の主面の面積より小さい面積を有する、請求項 1 に記載の多層セラミック基板の製造方法。

【請求項 3】 前記基体用グリーン層の特定のものには、キャビティが設けられ、前記未焼結複合積層体を作製する工程は、前記焼結体プレートを前記キャビティ内に収容する工程を含む、請求項 2 に記載の多層セラミック基板の製造方法。

【請求項 4】 前記焼結体プレートは、その外表面上に端子電極を形成しており、前記配線導体は、前記端子電極に電氣的に接続される、請求項 1 ないし 3 のいずれかに記載の多層セラミック基板の製造方法。

【請求項 5】 前記焼結体プレートは、コンデンサ素子、インダクタ素子または抵抗素子を構成する、請求項 4 に記載の多層セラミック基板の製造方法。

【請求項 6】 前記焼結体プレートは、内部導体を介在させた状態で前記第 1 のセラミック機能材料からなる複数の層を積層した構造を有する、請求項 4 または 5 に記載の多層セラミック基板の製造方法。

【請求項 7】 前記焼結体プレートは、厚みが 1 0 0 μ m 以下とされる、請求項 1 ないし 6 のいずれかに記載の多層セラミック基板の製造方法。

【請求項 8】 前記未焼結複合積層体を焼成する工程において、前記未焼結複合積層体は 1 0 0 0 $^{\circ}$ C 以下の温度で焼成される、請求項 1 ないし 7 のいずれかに記載の多層セラミック基板の製造方法。

【請求項 9】 前記第 1 のセラミック機能材料は、前記未焼結複合積層体を焼成する工程での焼成温度より高い焼結温度を有する、請求項 1 ないし 8 のいずれかに記載の多層セラミック基板の製造方法。

【請求項 1 0】 前記未焼結複合積層体に備える前記拘束層は、前記未焼結複合積層体の積層方向における両端に位置するように配置される、請求項 1 ないし 9 のいずれかに記載の多層セラミック基板の製造方法。

【請求項 1 1】 前記未焼結複合積層体を焼成する工程の後、前記拘束層を除去する工程をさらに備える、請求項 1 0 に記載の多層セラミック基板の製造方法。

【請求項 1 2】 請求項 1 ないし 1 1 のいずれかに記載の製造方法によって得られた、多層セラミック基板。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、焼成工程において平面方向の収縮を実質的に生じさせないようにすることができる、いわゆる無収縮プロセスを適用して製造される、多層セラミック基板およびその製造方法に関するもので、特に、内部にコンデンサ素子やインダクタ素子のような機能素子を内蔵した構造を有する多層セラミック基板およびその製造方法に関するものである。

【0 0 0 2】

【従来の技術】

多層セラミック基板をより多機能化、高密度化、高性能化するためには、このような多層セラミック基板において、高精度のたとえばコンデンサ素子やインダクタ素子のような機能素子を内蔵しながら、高密度に配線を施すことが有効であ

る。このように、機能素子を内蔵した多層セラミック基板は、種々の方法によって製造されている。

【0003】

たとえば特開昭61-288498号公報に記載されるように、予め焼結されたチップ状電子部品を、積層された複数の基体用グリーン層をもって構成される積層体の内部に組み込むことによって、未焼結複合積層体を作製し、次いで、この未焼結複合積層体を焼成することによって、多層セラミック基板を製造する方法がある。

【0004】

この方法によれば、チップ状電子部品の特性のばらつきや信号のクロストークなどの問題を改善することができるとともに、多層セラミック基板の設計の自由度を高めることができる、という利点を有している。

【0005】

しかしながら、未焼結複合積層体の内部には焼結済みのチップ状電子部品が内蔵されているので、これを焼成するにあたっては、基体用グリーン層のX、YおよびZ方向、すなわち主面方向および厚み方向での収縮挙動を厳しく抑制する必要があり、そのため、基体用グリーン層において使用できるセラミック材料がかなり限定される、という欠点があるとともに、得られた多層セラミック基板の平坦度が悪化したり、寸法精度を高くすることが困難であるなどの問題に遭遇する。

【0006】

他方、たとえば特開平11-87918号公報に記載されるように、積層された複数の基体用グリーン層をもって構成される積層体内に、機能素子となるべき生のセラミック機能材料を含む成形体ブロックを埋め込んだ状態の未焼結複合積層体を作製し、この未焼結複合積層体を焼成することによって、基体用グリーン層を焼結させると同時に成形体ブロックを一体焼結させ、それによって、多層セラミック基板を製造する方法がある。

【0007】

この方法によれば、基体用グリーン層において使用できるセラミック材料の選

択の幅を広げることができるとともに、寸法精度が向上するなどの利点が奏される。

【 0 0 0 8 】

しかしながら、上述した未焼結複合積層体を一体的に焼成する際、基体用グリーン層と成形体ブロックとの間で各成分の相互拡散が起こり、そのため、得られた多層セラミック基板において、特性がばらついたり、特性が劣化したりする、といった問題に遭遇する。

【 0 0 0 9 】

【発明が解決しようとする課題】

そこで、この発明の目的は、上述した問題を解決し得る、多層セラミック基板の製造方法およびこの製造方法によって得られた多層セラミック基板を提供しようとするものである。

【 0 0 1 0 】

【課題を解決するための手段】

この発明に係る多層セラミック基板の製造方法は、上述した技術的課題を解決するため、簡単に言えば、前述した前者の従来技術において用いられた焼結済みのチップ状電子部品に代えて、プレート状の焼結体プレートを用いるとともに、焼成工程において基体用グリーン層の主面方向での収縮を実質的に生じさせないようにすることができる、いわゆる無収縮プロセスを適用しようとするものである。

【 0 0 1 1 】

すなわち、この発明に係る多層セラミック基板の製造方法は、第 1 のセラミック機能材料を焼成して得られるプレート状の焼結体プレートを用意する工程を備える。

【 0 0 1 2 】

次いで、第 1 のセラミック機能材料とは異なる第 2 のセラミック機能材料を含み、かつ積層された、複数の基体用グリーン層と、基体用グリーン層の特定のものの主面に接するように配置され、かつ第 2 のセラミック機能材料の焼結温度では焼結しない難焼結性材料を含む、拘束層と、基体用グリーン層に関連して設け

られる、配線導体と、基体用グリーン層の主面に沿って延びるように配置される前述した焼結体プレートとを備える、未焼結複合積層体が作製される。

【 0 0 1 3 】

次いで、この未焼結積層体は、第 2 のセラミック機能材料が焼結する温度条件下で焼成され、それによって多層セラミック基板が得られる。

【 0 0 1 4 】

この発明において、焼結体プレートは、通常、基体用グリーン層の主面の面積より小さい面積を有している。

【 0 0 1 5 】

また、基体用グリーン層の特定のものには、焼結体プレートを収容するためのキャビティが予め設けられていてもよい。この場合には、未焼結複合積層体を作製するにあたって、焼結体プレートをキャビティ内に収容することが行なわれる。

【 0 0 1 6 】

焼結体プレートは、それ自身、コンデンサ素子またはインダクタ素子のような機能素子を構成する場合と、多層セラミック基板に備える配線導体等の他の電気的要素と協働することによって機能素子を構成する場合とがある。

【 0 0 1 7 】

焼結体プレートが、それ自身、機能素子を構成する場合には、焼結体プレートは、その外表面上に端子電極を形成しており、多層セラミック基板に備える配線導体は、この端子電極に電氣的に接続される。

【 0 0 1 8 】

この場合、焼結体プレートは、内部導体を介在させた状態で第 1 のセラミック機能材料からなる複数の層を積層した構造を有していてもよい。

【 0 0 1 9 】

焼結体プレートは、厚みが 1 0 0 μ m 以下とされることが好ましい。

【 0 0 2 0 】

また、未焼結複合積層体を焼成するにあたっては、1 0 0 0 $^{\circ}$ C 以下の温度での焼成が適用されることが好ましい。

【 0 0 2 1 】

また、焼結体プレートを構成する第 1 のセラミック機能材料は、未焼結複合積層体を焼成する工程での焼成温度より高い焼結温度を有していることが好ましい。

【 0 0 2 2 】

また、未焼結複合積層体に備える拘束層は、未焼結複合積層体の積層方向における両端に位置するように配置されるのが好ましい。この場合、通常、未焼結複合積層体を焼成した後、拘束層が除去される。

【 0 0 2 3 】

この発明は、また、上述したような製造方法によって得られる多層セラミック基板にも向けられる。

【 0 0 2 4 】

【発明の実施の形態】

図 1 は、この発明の一実施形態による多層セラミック基板 1 を図解的に示す断面図である。図 2 は、図 1 に示した多層セラミック基板 1 が与える等価回路図である。

【 0 0 2 5 】

図 1 に示すように、多層セラミック基板 1 は、積層された複数のセラミック層 2、3、4 および 5 を有する積層体 6 を備えている。積層体 6 の内部には、機能素子としてのコンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 のような受動部品が内蔵されている。

【 0 0 2 6 】

また、積層体 6 は、配線導体として、内部導体膜 10、11 および 12 ならびにビアホール導体 13、14 および 15 をそれぞれ内部に形成し、かつ、外部導体膜 16 および 17 を外表面上に形成している。

【 0 0 2 7 】

このようにして、多層セラミック基板 1 は、図 2 に示すような回路を構成する。図 2 において、図 1 に示した要素に相当する要素には同様の参照符号を付し、図 1 との対応が明らかにされている。

【0028】

このような構成の多層セラミック基板1は、次のように製造される。図3は、図1に示した多層セラミック基板1の製造方法を説明するためのものである。

【0029】

まず、コンデンサ素子7、インダクタ素子8および抵抗素子9が用意される。これらコンデンサ素子7、インダクタ素子8および抵抗素子9は、各々、所定のセラミック機能材料を焼結して得られるプレート状の焼結体プレートをもって構成される。たとえば、コンデンサ素子7を構成する焼結体プレートは、セラミック誘電体材料を焼結して得られたものであり、インダクタ素子8を構成する焼結体プレートは、セラミック磁性体材料を焼成して得られたものであり、抵抗素子9を構成する焼結体プレートは、セラミック抵抗体材料を焼成して得られたものである。

【0030】

これらコンデンサ素子7、インダクタ素子8および抵抗素子9の各々を構成する焼結体プレートを与えるセラミック機能材料は、後述する焼成工程での焼成温度より高い焼結温度を有していることが好ましい。

【0031】

また、コンデンサ素子7、インダクタ素子8および抵抗素子9は、内部導体膜10～12およびビアホール導体13～15のような配線導体に電氣的に接続されるべき端子電極をその外表面上に形成している。図4には、コンデンサ素子7が拡大されて示されている。コンデンサ素子7は、互いの間に静電容量を形成するように、互いに対向する各主面上にそれぞれ形成された端子電極18および19を備えている。一方の端子電極18は、ビアホール導体14に電氣的に接続され、他方の端子電極19は、内部導体膜10に電氣的に接続されている。

【0032】

また、コンデンサ素子7、インダクタ素子8および抵抗素子9の各々を構成する焼結体プレートは、その厚みが100 μ m以下とされることが好ましい。

【0033】

次に、上述したような焼結済みのコンデンサ素子7、インダクタ素子8および

抵抗素子 9 を用いて、図 3 に示すような未焼結複合積層体 2 0 が作製される。

【 0 0 3 4 】

未焼結複合積層体 2 0 は、前述したコンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 の各々を構成する焼結体プレートを与えるセラミック機能材料とは異なるセラミック機能材料、たとえばセラミック絶縁材料を含み、かつ積層された、複数の基体用グリーン層 2 1、2 2、2 3 および 2 4 を備えている。

【 0 0 3 5 】

また、基体用グリーン層 2 1～2 4 の特定のものの主面に接するように、拘束層 2 5 および 2 6 が配置される。拘束層 2 5 および 2 6 は、基体用グリーン層 2 1～2 4 に含まれるセラミック機能材料の焼結温度では焼結しない難焼結性材料を含んでいる。また、この実施形態では、拘束層 2 5 および 2 6 は、未焼結複合積層体 2 0 の積層方向における両端に位置するように配置される。

【 0 0 3 6 】

また、未焼結複合積層体 2 0 は、基体用グリーン層 2 1～2 4 に関連して設けられる、前述したような内部導体膜 1 0～1 2、ビアホール導体 1 3～1 5 ならびに外部導体膜 1 6 および 1 7 のような配線導体を備えている。

【 0 0 3 7 】

さらに、未焼結複合積層体 2 0 は、プレート状のコンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 を、基体用グリーン層 2 1～2 4 の主面に沿って延びるように配置された状態で内蔵している。

【 0 0 3 8 】

このような未焼結複合積層体 2 0 を作製するため、たとえば、次のような各工程が実施される。

【 0 0 3 9 】

まず、基体用グリーン層 2 1～2 4 となるべきセラミックグリーンシートが用意される。これらセラミックグリーンシートは、たとえばセラミック絶縁材料を含んでおり、このセラミック絶縁材料としては、好ましくは、1 0 0 0℃以下の温度で焼成可能なものが用いられ、たとえば、ガラス、またはガラスとセラミックとの混合物が用いられる。この場合、ガラス／セラミックの重量比は、1 0 0

／ 0 ないし 5 ／ 9 5 の範囲内に選ばれる。ガラス／セラミックの重量比が 5 ／ 9 5 より小さいと、焼成可能な温度が 1 0 0 0 °C より高くなるためである。焼成可能な温度が高くなると、内部導体膜 1 0 ～ 1 2 、ビアホール導体 1 3 ～ 1 5 ならびに外部導体膜 1 6 および 1 7 のような配線導体において導電成分として用いられる材料の選択の幅が狭くなる。

【 0 0 4 0 】

より具体的には、セラミックグリーンシートとしては、ホウケイ酸系のガラス粉末とアルミナ粉末と有機ビヒクルとを混合して得られたセラミックスラリーをドクターブレード法等によってシート状に成形したものを用いることができる。このような材料系のセラミックグリーンシートは、8 0 0 ～ 1 0 0 0 °C 程度の比較的低温で焼成することができる。

【 0 0 4 1 】

セラミックグリーンシートには、必要に応じて、ビアホール導体 1 3 ～ 1 5 を形成するための貫通孔が設けられ、この貫通孔に導電性ペーストを充填することによって、ビアホール導体 1 3 ～ 1 5 が形成される。また、セラミックグリーンシート上には、必要に応じて、スクリーン印刷等により導電性ペーストを付与することによって、内部導体膜 1 0 ～ 1 2 ならびに外部導体膜 1 6 および 1 7 が形成される。

【 0 0 4 2 】

前述したように、基体用グリーン層 2 1 ～ 2 4 に含まれるセラミック絶縁材料が 1 0 0 0 °C 以下の温度で焼成可能である場合には、内部導体膜 1 0 ～ 1 2 、ビアホール導体 1 3 ～ 1 5 ならびに外部導体膜 1 6 および 1 7 を与えるための導電性ペーストに含まれる導電成分として、たとえば、A g 、 A g - P t 合金、 A g - P d 合金、 A u 、 N i および C u から選ばれた少なくとも 1 種を主成分とするものが有利に用いられる。

【 0 0 4 3 】

次に、基体用グリーン層 2 1 ～ 2 4 を与えるように、セラミックグリーンシートが所定の順序をもって積層される。このとき、基体用グリーン層 2 4 となるべきセラミックグリーンシート上の所定の位置に、コンデンサ素子 7 およびインダ

クタ素子 8 が配置され、基体用グリーン層 2 2 となるべきセラミックグリーンシート上の所定の位置に、抵抗素子 9 が配置される。

【 0 0 4 4 】

他方、拘束層 2 5 および 2 6 となるべき拘束用グリーンシートが用意される。拘束用グリーンシートは、基体用グリーン層 2 1 ~ 2 4 のためのセラミックグリーンシートに含まれるセラミック絶縁材料の焼結温度では焼結しない難焼結性材料を含んでいる。前述したように、基体用グリーン層 2 1 ~ 2 4 に含まれるセラミック絶縁材料が 1 0 0 0 °C 以下の温度で焼成可能であれば、この拘束用グリーンシートに含まれる難焼結性材料は、1 0 0 0 °C では焼結しないものであればよい。難焼結性材料としては、たとえば、アルミナまたはジルコニアのようなセラミック粉末が有利に用いられ、拘束用グリーンシートは、このようなセラミック粉末と有機ビヒクルとを混合して得られたセラミックスラリーをドクターブレード法などによってシート状に成形することによって得ることができる。

【 0 0 4 5 】

次に、前述したように基体用グリーン層 2 1 ~ 2 4 を与えるように積層されたセラミックグリーンシートを備える積層体の上下に、拘束層 2 5 および 2 6 を形成するように、拘束用グリーンシートが積層される。これによって、図 3 に示すような未焼結複合積層体 2 0 が得られる。

【 0 0 4 6 】

この未焼結複合積層体 2 0 は、次いで、積層方向にプレスされる。このプレスには、たとえば、 1000 Kg/cm^2 の圧力の水圧プレスが適用される。なお、前述したように、焼結済みのコンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 の各厚みが $100 \mu\text{m}$ 以下に選ばれると、このようなプレス工程において、内部導体膜 1 0 ~ 1 2 のような配線導体の不所望な変形や断線を生じにくくすることができる。

【 0 0 4 7 】

次に、未焼結複合積層体 2 0 は、たとえば、空気中において、9 0 0 °C の温度で焼成される。この焼成によって、基体用グリーン層 2 1 ~ 2 4 が焼成され、それぞれ、図 1 に示した焼結状態のセラミック層 2 ~ 5 となる。

【0048】

他方、この焼成工程において、拘束層25および26は、焼結しない難焼結性材料を含んでいるので、それ自身、実質的に収縮しない。したがって、拘束層25および26は、基体用グリーン層21～24に対して、その主面方向での収縮を抑制する拘束力を及ぼす。そのため、基体用グリーン層21～24が焼結状態のセラミック層2～5となると、その主面方向での収縮が抑制されながら、実質的に厚み方向にのみ収縮することになる。

【0049】

このことから、セラミック層2～5の各々の寸法精度を高くすることができ、したがって、内部導体膜10～12、ビアホール導体13～15ならびに外部導体膜16および17のような配線導体をもって微細で高密度な配線を施しても、不所望な変形や断線などの問題を生じにくくすることができる。

【0050】

また、上述のように、基体用グリーン層21～24は、主面方向での収縮が抑制されるので、焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9を内蔵した状態の未焼結複合積層体20を焼成する際には、基体用グリーン層21～24の厚み方向での収縮挙動のみを考慮すればよい。そして、焼結済みのコンデンサ素子7、インダクタ素子8および抵抗素子9は、たとえば100 μ m以下の厚みを有するプレート状をなしているので、この厚み方向での収縮挙動についても、それほど厳しく管理する必要がない。

【0051】

また、焼結状態で未焼結複合積層体20に内蔵されたコンデンサ素子7、インダクタ素子8および抵抗素子9は、焼成工程において、相互拡散の問題に遭遇しないため、これら素子7～9の各々の特性は、それぞれ、未焼結複合積層体20の焼成後においても維持され得ることが確認されている。

【0052】

上述のような焼成工程を終えた後、拘束層25および26が除去される。拘束層25および26の除去は、これら拘束層25および26が焼結されないため、容易に行なうことができる。

【 0 0 5 3 】

このようにして、図 1 に示すように、コンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 を内蔵した焼結後の積層体 6 を備える多層セラミック基板 1 が完成される。

【 0 0 5 4 】

図 5 は、この発明の他の実施形態を説明するためのもので、未焼結複合積層体に内蔵されるべき機能素子としてのコンデンサ素子 2 7 を図解的に示す断面図である。

【 0 0 5 5 】

コンデンサ素子 2 7 は、前述したコンデンサ素子 7 と同様、プレート状の焼結体プレートをもって構成されるが、このコンデンサ素子 2 7 は、内部導体としての内部電極 2 8 および 2 9 を介在させた状態でセラミック誘電体材料からなる複数の層 3 0 を積層した構造を有している。また、コンデンサ素子 2 7 は、その外表面上に端子電極 3 1 および 3 2 を形成している。

【 0 0 5 6 】

このコンデンサ素子 2 7 は、大容量を得るため、積層セラミックコンデンサを構成している。すなわち、内部電極 2 8 および端子電極 3 1 の各々は、層 3 0 を介して、内部電極 2 9 および端子電極 3 2 の各々に対向し、これら対向する各部分において静電容量を形成し、内部電極 2 8 と端子電極 3 1 とがビアホール導体 3 3 によって接続され、かつ内部電極 2 9 と端子電極 3 2 とが端面導体 3 4 によって接続されることによって、上述した静電容量が並列に接続される。

【 0 0 5 7 】

このコンデンサ素子 2 7 は、前述したコンデンサ素子 7 に置き換えて、多層セラミック基板 1 を製造するために用いることができる。

【 0 0 5 8 】

なお、図示しないが、インダクタ素子についても、同様の積層構造を採用し、それによって、インダクタ素子に備えるコイル導体のターン数の増加を図ることができる。

【 0 0 5 9 】

図 6 は、この発明のさらに他の実施形態を説明するための未焼結複合積層体 3 5 の一部を拡大して示す断面図である。

【 0 0 6 0 】

図 6 には、未焼結複合積層体 3 5 に備える基体用グリーン層 3 6 および 3 7 が図示されているが、基体用グリーン層 3 6 には、キャビティ 3 8 が予め設けられている。そして、未焼結複合積層体 3 5 を作製する工程において、機能素子を構成する焼結体プレート 3 9 が矢印 4 0 で示すように、キャビティ 3 8 内に收容される。

【 0 0 6 1 】

この実施形態においても、焼結体プレート 3 9 は薄い方が好ましく、キャビティ 3 8 が設けられる基体用グリーン層 3 6 の厚みにも左右されるが、典型的には、基体用グリーン層 3 6 の厚み以下に選ばれる。なお、基体用グリーン層 3 6 の焼成による厚み方向での収縮を考慮して、この焼成後の厚みにほぼ一致するように、焼結体プレート 3 9 の厚みを設定するようにしてもよい。

【 0 0 6 2 】

以上、この発明を図示した実施形態に関連して説明したが、この発明の範囲内において、その他、種々の変形例が可能である。

【 0 0 6 3 】

たとえば、図 1 に示した多層セラミック基板 1 において採用された回路設計は、図 2 に示すような等価回路を与えるものであったが、このような回路設計は、この発明のより容易な理解を可能とするための一典型例にすぎず、この発明は、その他、種々の回路設計を有する多層セラミック基板においても等しく適用することができる。

【 0 0 6 4 】

また、図 3 に示すように、拘束層 2 5 および 2 6 は、未焼結複合積層体 2 0 の積層方向における両端に位置するように配置されたが、このような拘束層 2 5 および 2 6 に代えて、あるいは拘束層 2 5 および 2 6 に加えて、基体用グリーン層 2 1 ~ 2 4 の間に位置するように、拘束層が配置されてもよい。このように、基体用グリーン層 2 1 ~ 2 4 の間に配置される拘束層には、焼成工程において、基

体用グリーン層 21～24 に含まれていたガラス成分等の一部が浸透し、それによって、拘束層が固化されるように、そこに含まれる難焼結性材料からなる粉末が固着される。このような拘束層は、焼成工程の後、除去されず、製品となる多層セラミック基板に備える積層体中に存在することになる。

【0065】

また、図示した実施形態において、焼結体プレートは、コンデンサ素子 7 もしくは 27、インダクタ素子 8 または抵抗素子 9 のような機能素子を構成するものであったが、このような焼結体プレートは、多層セラミック基板に備える他の電氣的要素と協働して特定の電氣的機能を与える機能素子を構成するものであってもよい。

【0066】

また、このような焼結体プレートは、これが内蔵される未焼結複合積層体に備える基体用グリーン層の主面の面積と実質的に同じ面積を有していてもよい。

【0067】

【発明の効果】

以上のように、この発明によれば、多層セラミック基板を製造するために焼成される未焼結複合積層体が、積層された複数の基体用グリーン層と、基体用グリーン層の特定のものの主面に接するように配置され、かつ基体用グリーン層に含まれるセラミック機能材料の焼結温度では焼結しない難焼結性材料を含む、拘束層と、基体用グリーン層に関連して設けれる、配線導体とを備えるとともに、基体用グリーン層に含まれるセラミック機能材料とは異なるセラミック機能材料を焼成して得られるプレート状の焼結体プレートを備え、この焼結体プレートが基体用グリーン層の主面に沿って延びるように配置されているので、次のような効果を奏することができる。

【0068】

まず、未焼結複合積層体を焼成する工程において、拘束層は、それ自身、実質的に収縮しないので、基体用グリーン層に対して、その主面方向での収縮を抑制する拘束力を及ぼす。そのため、基体用グリーン層は、その主面方向での収縮が抑制されながら焼成される。したがって、得られた多層セラミック基板の寸法精

度が高められ、配線導体の不所望な変形や断線が生じにくくなり、多層セラミック基板における配線の高密度化、多機能化および高性能化を図ることが可能になる。

【 0 0 6 9 】

また、上述したような拘束層による収縮抑制作用のため、基体用グリーン層は、実質的に厚み方向にのみ収縮するに過ぎないので、未焼結複合積層体に焼結体プレートを内蔵するにあたって、この厚み方向での収縮挙動のみを考慮すればよく、しかも、焼結体プレートは、厚みの薄いプレート状をなしているので、焼結体プレートを内蔵した状態での未焼結複合積層体の焼成を問題なく実施することができる。

【 0 0 7 0 】

また、焼結体プレートは、既に焼成された後の状態にあるので、未焼結複合積層体の焼成工程において、基体用グリーン層に含まれる成分と焼結体プレートに含まれる成分との間で相互拡散が生じることがない。

【 0 0 7 1 】

このようなことから、焼結体プレートは、多層セラミック基板に内蔵される受動部品のような機能素子を与えるために有利に用いることができる。

【 0 0 7 2 】

たとえば、焼結体プレートが、その外表面上に端子電極を形成しており、この端子電極に配線導体が電氣的に接続されるとき、未焼結複合積層体に内蔵する前の焼結体プレートが構成するコンデンサ素子、インダクタ素子または抵抗素子のような機能素子の特性を、未焼結複合積層体の焼成後においても維持することができ、設計どおりの特性を与える多層セラミック基板を容易に得ることができる。

【 0 0 7 3 】

特に、焼結体プレートを構成するセラミック機能材料が、未焼結複合積層体を焼成する工程での焼成温度より高い焼結温度を有している場合には、焼結体プレートによって与えられる機能素子の特性をより高い信頼性をもって維持することが可能となる。

【 0 0 7 4 】

また、焼結体プレートが機能素子を構成する場合、このような機能素子を多層セラミック基板の内部に完全に埋め込んだ状態とすることができるので、耐湿性などの耐環境性に優れた多層セラミック基板を得ることができる。

【 0 0 7 5 】

また、焼結体プレートが機能素子を構成する場合、このような機能素子を、多層セラミック基板の内部において3次元的に配置することができるので、回路設計の自由度が高められるとともに、信号のクロストークなどの問題を有利に回避することができる。

【 0 0 7 6 】

また、焼結体プレートが、内部導体を介在させた状態でセラミック機能材料からなる複数の層を積層した構造を有している場合には、この焼結体プレートによって構成される機能素子の性能を高めることができる。

【 0 0 7 7 】

また、焼結体プレートの厚みが $100\mu\text{m}$ 以下とされると、未焼結複合積層体を作製した段階、あるいはこれを焼成した段階での配線導体の不所望な変形や断線をより確実に防止することができる。

【 0 0 7 8 】

また、基体用グリーン層の特定のものには、キャビティが設けられ、焼結体プレートがこのキャビティ内に收容されると、未焼結複合積層体における焼結体プレートの厚みの影響を低減することができる。

【 0 0 7 9 】

また、未焼結複合積層体を焼成する工程において、 1000°C 以下の温度が適用されると、たとえば配線導体において用いられる導電成分の選択の幅を広げることができる。

【図面の簡単な説明】

【図 1】

この発明の一実施形態による多層セラミック基板 1 を図解的に示す断面図である。

【図 2】

図 1 に示した多層セラミック基板 1 が与える等価回路を示す図である。

【図 3】

図 1 に示した多層セラミック基板 1 を得るために作製される未焼結複合積層体 2 0 を図解的に示す断面図である。

【図 4】

図 3 に示した未焼結複合積層体 2 0 におけるコンデンサ素子 7 が配置された部分を拡大して示す断面図である。

【図 5】

この発明の他の実施形態を説明するためのもので、コンデンサ素子 2 7 を図解的に示す断面図である。

【図 6】

この発明のさらに他の実施形態を説明するためのもので、未焼結複合積層体 3 5 の一部を拡大して示す断面図である。

【符号の説明】

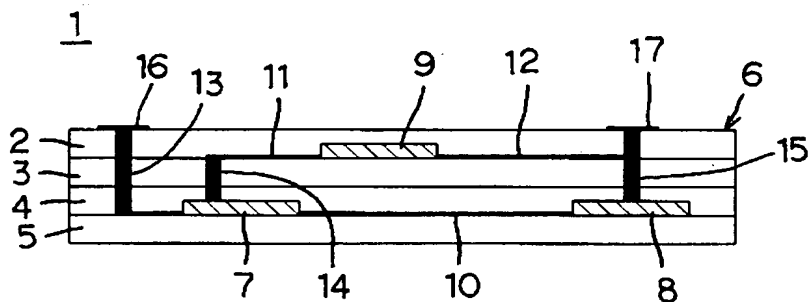
- 1 多層セラミック基板
- 2～5 セラミック層
- 7, 27 コンデンサ素子（焼結体プレート）
- 8 インダクタ素子（焼結体プレート）
- 9 抵抗素子（焼結体プレート）
- 10, 12 内部導体膜（配線導体）
- 13～15 ビアホール導体（配線導体）
- 16, 17 外部導体膜（配線導体）
- 18, 19, 31, 32 端子電極
- 20, 35 未焼結複合積層体
- 21～24, 36, 37 基体用グリーン層
- 25, 26 拘束層
- 28, 29 内部電極（内部導体）
- 30 セラミック機能材料からなる層

3 8 キャビティ

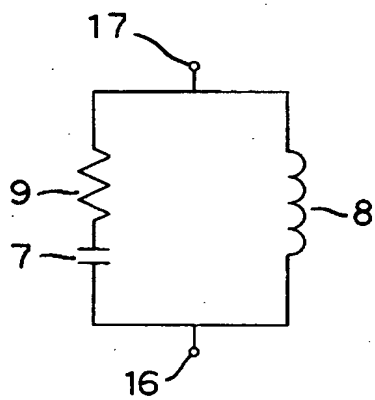
3 9 焼結体プレート

【書類名】 図面

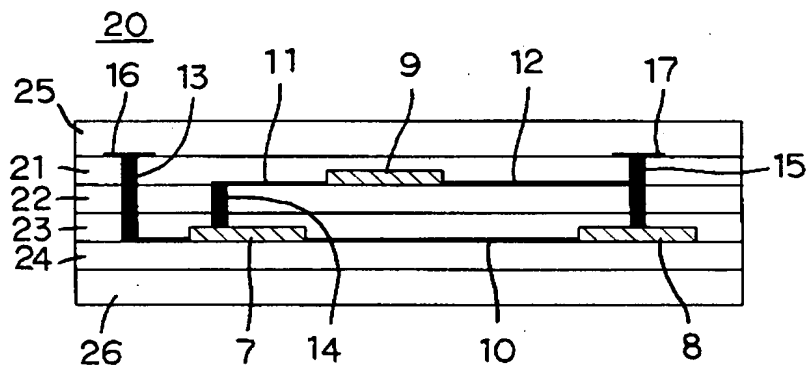
【図 1】



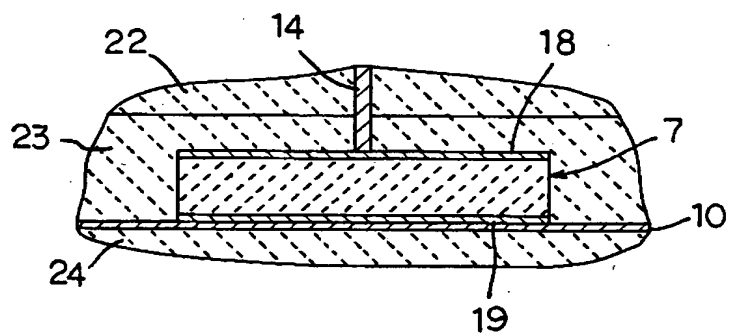
【図 2】



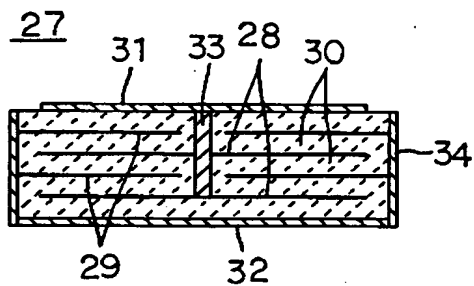
【図 3】



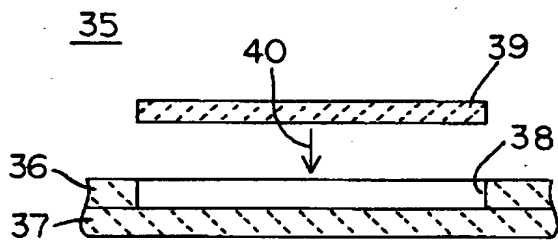
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 機能素子を 3 次元的に内蔵した多層セラミック基板を提供する。

【解決手段】 セラミック機能材料を予め焼成して得られたプレート状の焼結体プレートをもって、コンデンサ素子 7、インダクタ素子 8 および抵抗素子 9 のような機能素子を作製しておく。これら機能素子 7～9 を、未焼結複合積層体 20 内に内蔵する。未焼結複合積層体 20 は、基体用グリーン層 21～24 と、難焼結性材料を含む拘束層 25、26 と、配線導体 10～17 とを備えており、これを焼成したとき、拘束層 25、26 の作用により、基体用グリーン層 21～24 は主面方向での収縮が抑制される。そのため、機能素子 7～9 を内蔵した状態で未焼結複合積層体 20 を問題なく焼成することができるとともに、機能素子 7～9 と基体用グリーン層 21～24 との間で成分の相互拡散が生じず、機能素子 7～9 の特性が焼成後も維持される。

【選択図】 図 3

特2000-271323

出 願 人 履 歴 情 報

識別番号 [000006231]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	京都府長岡京市天神二丁目26番10号
氏 名	株式会社村田製作所